

# Ordinateurs à jeu d'instructions réduit



Thème : **Ordinateurs à jeu d'instructions réduit**

Origine : **RAMEAU**

Domaines : **Informatique**

Autres formes du thème : **Ordinateurs à architecture RISC  
Ordinateurs RISC  
RISC (ordinateurs)**

## Notices thématiques en relation (2 ressources dans data.bnf.fr)

### Termes plus larges (1)

Ordinateurs





























### Termes plus précis (1)

RISC (microprocesseurs)



Documents sur ce thème (13 ressources dans data.bnf.fr)

Livres (13)

- |  |   |  |   |   |  |
|--|---|--|---|---|--|
| <p>See MIPS run (2007)</p>   | <p>, Dominic Sweetman, San Francisco, Calif. : Morgan Kaufmann Publishers/ Elsevier , cop. 2007</p> | <p> </p>     | <p>Customizable embedded processors (2006)</p>        | <p>, San Francisco, Calif. : Morgan Kaufmann ; Oxford : Elsevier Science [distributor] , 2006</p> | <p> </p>     |
| <p>Guide to RISC processors (2005)</p>                                   | <p>, Sivarama P. Dandamudi, New York : Springer , cop. 2005</p>                                     | <p> </p>     | <p>MMIXware (1999)</p>                                | <p>, Donald E. Knuth, Berlin, Heidelberg : Donald E. Knuth : Springer e-books , 1999</p>          | <p> </p>     |
| <p>RISC systems and applications (1996)</p>                              | <p>, Daniel Tabak, Taunton, Somerset, GB : Research Studies Press : Wiley , cop. 1996</p>           | <p> </p>     | <p>Alpha AXP architecture reference manual (1995)</p> | <p>, Richard L. Sites, Boston : Digital Press , cop. 1995</p>                                     | <p> </p>     |
| <p>Compilation de haut niveau pour les machines de bas niveau (1994)</p> | <p>, Ciaran O'Donnell, Paris : Ecole nationale supérieure des télécommunications , 1994</p>         | <p> </p>     | <p>Alpha architecture reference manual (1992)</p>     | <p>, Burlington, MA : Digital Press , cop. 1992</p>   | <p> </p>     |
| <p>Architecture des processeurs RISC (1991)</p>                          | <p>, Daniel Etiemble, Paris : A. Colin , 1991</p>   | <p> </p>  | <p>Microsoft Word 5.5 (1991)</p>                      | <p>, Peter Rinearson, Montrouge : PSI , 1991</p>  | <p> </p>  |
| <p>Processeurs RISC (1991)</p>   | <p>, Frank Brown (1944-2012), Paris ; Milan ; Barcelone : Masson , 1991</p>                         | <p> </p> | <p>Les Architectures RISC (1990)</p>                  | <p>, Christian Panetto, Jean-Claude Heudin, [Paris] : Dunod , 1990</p>                            | <p> </p> |
| <p>VLSI RISC architecture and organization (1989)</p>                    | <p>, Stephen B. Furber, New York ; Basel : M. Dekker , cop. 1989</p>                                | <p> </p> |   |   |  |

**Personnes ou collectivités en relation avec le thème: "Ordinateurs à jeu d'instructions réduit"**  
(8 ressources dans data.bnf.fr)

**Auteur du texte (7)**

Frank Brown (1944-2012)



Daniel Etienneble



Stephen B. Furber



Jean-Claude Heudin



Christian Panetto



Peter Rinearson



Daniel Tabak



**Traducteur (1)**

Maïthé de Vos



**Voir aussi (2 ressources dans data.bnf.fr)**

**À la BnF (1)**

Notice correspondante dans Catalogue général

**Sur le Web (1)**

Notice correspondante dans Bibliothèque du Congrès